

PAT-NO: JP401220839A

DOCUMENT-IDENTIFIER: JP 01220839 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: September 4, 1989

INVENTOR-INFORMATION:

NAME

FUJIHIRA, MITSUAKI

OKAZAKI, NAOTO

ASSIGNEE-INFORMATION:

NAME COUNTRY

SUMITOMO ELECTRIC IND LTD N/A

APPL-NO: JP63046900

APPL-DATE: February 29, 1988

INT-CL (IPC): H01L021/60

US-CL-CURRENT: 257/649

ABSTRACT:

PURPOSE: To improve reliability and manufacturing yield by forming a silicon oxide film on a substrate or an epitaxial layer, forming a silicon oxynitride ($\text{SiO}_{x\text{--}y}\text{N}_{y\text{--}z}$) film thereon, and forming, on the film, an electrode for bonding composed of a material having high adhesion to a silicon nitride (SiN) film.

CONSTITUTION: A chip 10 is formed by using, e.g., GaAs. On the chip 10, a film composed of a material having superior adhesion to a material to form the chip 10, e.g., silicon oxide (SiO_2) film 8 is formed. Further, thereon, a thin film 11 is formed which is constituted of a material ($\text{SiO}_{x\text{--}y}\text{N}_{y\text{--}z}$) having intermediate properties between the silicon oxide film and the silicon nitride film. An electrode pad 12 is constituted on the thin film 11. The material of the electrode pad 12 may be conductor and is not limited in metal. The thin film 11 has similar properties to the silicon nitride film having superior adhesion to a material to form the electrode, e.g., metal, so that the interfacial exfoliation of the electrode pad 12 can be prevented.

COPYRIGHT: (C)1989,JPO&Japio

⑫ 公開特許公報 (A)

平1-220839

⑬ Int. Cl.¹
H 01 L 21/60識別記号
P-6918-5F

⑭ 公開 平成1年(1989)9月4日

審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特願 昭63-46900

⑯ 出願 昭63(1988)2月29日

⑰ 発明者 藤平 充明 神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社
横浜製作所内⑰ 発明者 岡崎 尚登 神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社
横浜製作所内

⑰ 出願人 住友電気工業株式会社 大阪府大阪市東区北浜5丁目15番地

⑰ 代理人 弁理士 長谷川 芳樹 外3名

明細書

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. シリコン酸化膜 (SiO_2) と密着性の高い材料から成る基板で構成された半導体装置または前記基板上に形成されたエピタキシャル層に構成された半導体装置において、

前記基板または前記エピタキシャル層上にシリコン酸化膜を形成し、

前記シリコン酸化膜上にシリコン・オキシ・ナイトライド (SiO_xNy) 膜を形成し、

前記シリコン・オキシ・ナイトライド膜上にシリコン窒化膜 (SiN) と密着性の高い材料から成るポンディング用電極を形成することを特徴とする半導体装置。

2. シリコン酸化膜 (SiO_2) と密着性の高い材料から成る基板で構成された半導体装置ま

たは前記基板上に形成されたエピタキシャル層に構成された半導体装置において、

前記基板または前記エピタキシャル層上にシリコン・オキシ・ナイトライド膜を形成し、

前記シリコン・オキシ・ナイトライド膜上にシリコン窒化膜 (SiN) を形成し、

前記シリコン窒化膜上にシリコン窒化膜と密着性の高い材料から成るポンディング用電極を形成することを特徴とする半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、シリコン酸化膜と密着性の高い材料から成る基板で構成された半導体装置または前記基板上に形成されたエピタキシャル層に構成された半導体装置に関するものである。

(従来の技術)

チップの電極とパッケージの電極を接続する方法として、ワイヤポンディング法がある。このワイヤポンディング法には、熱圧着法と超音波法と

がある。

熱圧着法は、第3図で示すように、金属の融点以下の温度で、双方の金属の清浄面を加圧接觸し、溶融することなく金属の拡散によって接合せるものである。チップ1やパッケージ2あるいは金属ワイヤ3を約300℃に加熱した後、チップ1のAlパッド4およびパッケージの電極パッド5を形成しているAu、Agのめっき層やAu-Pdの厚膜に、それぞれ金属ワイヤ3(Au線)を加圧接觸させて接合する。この方法は、ボンディングの方向性がないため作業性がよい。

超音波法は、第4図で示すように、超音波の振動を接続する金属ワイヤ6(Al線)に伝えて、チップ1上のAlパッド4と金属ワイヤ6間との摩擦により、表面の酸化膜を除去し双方を接觸させる。その後、金属ワイヤ6とボンディングツールとの間に生ずる摩擦熱によって、接合をより強固なものにする。この方法は、Al線を常温においてボンディングするので、熱圧着法のようなボンディング時の熱的な影響がなく、Al-Al

接続なので強度的に弱い金属間化合物等をつくりず、接合方法としては信頼性が高い。

いずれの方法による場合でも、半導体から成るチップ1上に、ワイヤボンディング用電極として金属(AI)パッド4を形成しており、この金属(AI)パッド4に金属ワイヤ3、6が接続されている。

〔発明が解決しようとする課題〕

しかしながら、半導体と金属は一般的に密着性が悪いので、両者と密着性の良い薄膜を介在しなければならない。

第5図は、従来の半導体装置の構成を示すものである。同図(a)は、GaAs基板から成るチップ1上に直接金属パッド4を形成した構成を示すものである。この場合、ワイヤボンディング時のストレスにより、チップ1と金属パッド4の界面から剥離したり、チップ1に損傷を与え金属パッド4が剥離するという問題がある。

そのため、同図(b)ではチップ1上にGaAsと密着性の良いシリコン酸化膜

(SiO₂)または金属と密着性の良いシリコン空化膜(SiN)7を形成し、その上に金属パッド4を形成している。しかし、シリコン酸化膜を使用したときにはシリコン酸化膜と金属との密着不良が生じ、シリコン空化膜を使用したときにはシリコン空化膜とGaAsとの密着不良が生じるので、界面剥離が発生する。

そこで、第5図(c)で示すように、チップ1上にシリコン酸化膜8およびシリコン空化膜9を2層構造として形成し、その上に金属パッド4を構成したものがある。この場合、界面剥離は抑止できるがプロセスが複雑になり、さらにシリコン空化膜9の大きな応力によりチップ1の電気特性が変動する。このように、従来技術では界面剥離あるいは複雑なプロセスの為、信頼性及び生産歩留まりが悪いという欠点があった。

そこでこの発明は、信頼性及び生産歩留まりの向上を目的とする。

〔課題を解決するための手段〕

上記課題を達成するため、この発明はシリコン

酸化膜と密着性の高い材料から成る基板で構成された半導体装置または前記基板上に形成されたエピタキシャル層に構成された半導体装置において、基板またはエピタキシャル層上にシリコン酸化膜を形成し、シリコン酸化膜上にシリコン・オキシ・ナイトライド(SiO_xN_y)膜を形成し、シリコン・オキシ・ナイトライド膜上にシリコン空化膜と密着性の高い材料から成るボンディング用電極を形成することを特徴とする。

また、シリコン酸化膜と密着性の高い材料から成る基板で構成された半導体装置または前記基板上に形成されたエピタキシャル層に構成された半導体装置において、基板またはエピタキシャル層上にシリコン・オキシ・ナイトライド膜を形成し、シリコン・オキシ・ナイトライド膜上にシリコン空化膜を形成し、シリコン空化膜上にシリコン空化膜と密着性の高い材料から成るボンディング用電極を形成することを特徴とする。

〔作用〕

この発明は、以上のように構成されているので、

チップ及び金属パッドとの界面剥離を防止することができる。

〔実施例〕

以下、この発明の一実施例に係る半導体装置を添付図面に基づき説明する。なお、説明において同一要素には同一符号を用い、重複する説明は省略する。

第1図は、この発明の第1の実施例に係る半導体装置を示すものである。チップ10は、たとえばGaAsで形成されている。このチップ10上には、チップ10を形成する材質(GaAs)と密着性の良い材質、たとえばシリコン酸化膜(SiO₂)8が形成されている。さらに、このシリコン酸化膜8上には、シリコン酸化膜とシリコン窒化膜との中間的性質を有する材質(SiO_xN_y)で構成された薄膜11が形成されている。この薄膜11上に電極パッド12が構成されている。この電極パッド12は、導電体であればよく、特に金属に限定されるものではない。この薄膜11は、電極を形成する材質、たとえば

金属と密着性の良いシリコン窒化膜に近い性質を有するため、電極パッド12の界面剥離を防止することができる。その為、チップ10との密着強度を十分に確保できると共に、電極パッド12との界面剥離を防止することができる。

第2図は、この発明の第2の実施例に係る半導体装置を示すものである。チップ10は、たとえばGaAsで形成されている。このチップ10上には、シリコン酸化膜とシリコン窒化膜との中間的性質を有する材質(SiO_xN_y)で構成された薄膜11が形成されている。さらに、この薄膜11上には、電極を形成する金属と密着性の良いシリコン窒化膜9が形成されている。このシリコン窒化膜9上に電極パッド12が構成されている。前述した薄膜11は、基板を形成する半導体(GaAs)と密着性の良いシリコン酸化膜に近い性質を有するため、チップ10との界面剥離を防止することができる。その為、チップ10との密着強度を十分に確保できると共に、電極パッド12の界面剥離を防止することができる。

なお、この実施例のようにGaAs基板に対してSiO_xN_yを使用した場合、SiO_xN_yの組成比を変化させることにより、薄膜の性質をSiO₂膜あるいはSiN膜に近付けることができ、基板材料あるいは電極材料が変わっても密着強度をコントロールすることができる。

この実施例では、チップの材質としてGaAs基板で説明しているが、特にGaAsに限定されるものではない。重要なことは、基板を形成する半導体と、電極を形成する金属との中間的密着性を有する材質を、基板と電極の間に含んで半導体装置を構成している点である。したがって、基板材料としては、シリコン(Si)やインジウムリジン(InP)などでもよい。この場合でも、SiO_xN_yを使用することにより密着強度が十分に確保することができる。

さらに、基板(たとえば、GaAs)上に成長させたエピタキシャル層(AIGaAs層)上にSiO_xN_yを構成しても、同等の効果が得られる。

また、ボンディング用電極として単層金属で説明したが、特にこの実施例に限定されるものではない。たとえば、チタン(Ti)、白金(Pt)、金(Au)を含んで構成される多層金属でもよい。この場合、Auを配線電極としてTiをSiO_xN_yとの密着強化のために使用する。Ptは、AuとTiとの反応防止に使用する。このように、Ti-Pt-Auの多層配線構造とすることにより、エレクトロマイグレーションが強くなる。

さらに、上述した材料の他にタンクステンシリサイドのようなものでもよい。

〔発明の効果〕

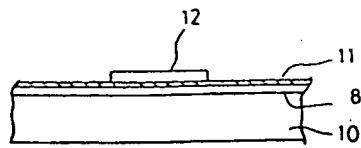
この発明は、以上説明したように構成されているので、電極と基板間の界面剥離を防止でき、半導体装置の信頼性および生産歩留まりが向上する。

特に、薄膜(たとえば、SiO_xN_y膜)の組成比を変更することにより、各種絶縁膜および電極との密着強度を制御することができ、さらに応力の大きさも制御できる。

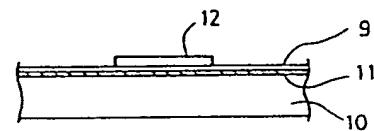
4. 図面の簡単な説明

第1図は、この発明の第1の実施例に係る半導体装置の基本構成を示す図、第2図は、この発明の第2の実施例に係る半導体装置の基本構成を示す図、第3図及び第4図は、ワイヤボンディング法を説明するための図、第5図は、従来技術の基本構成を示す図である。

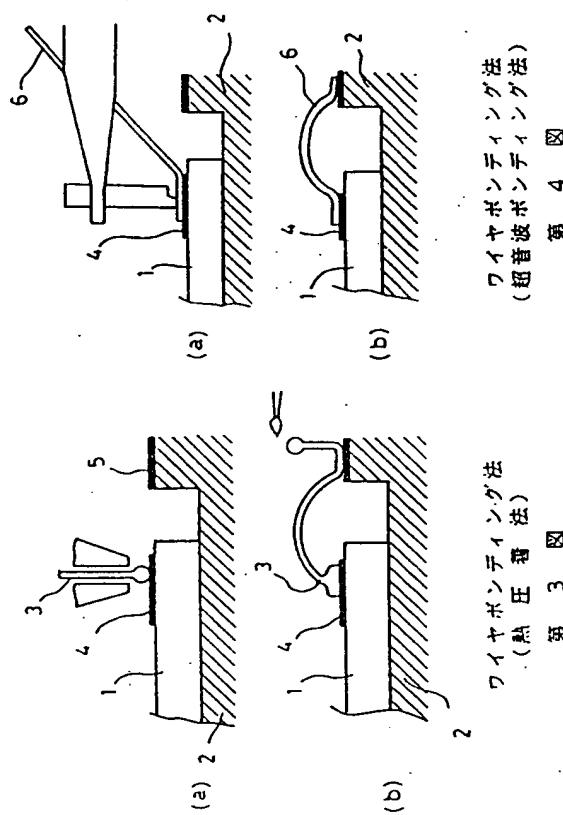
- 1、10…チップ
- 2…パッケージ
- 3、6…金属ワイヤ
- 4…A1パッド
- 5…電極パッド
- 7…シリコン酸化膜またはシリコン窒化膜
- 8…シリコン酸化膜
- 9…シリコン窒化膜
- 11…薄膜
- 12…電極パッド



半導体装置 (第1の実施例)
第1図

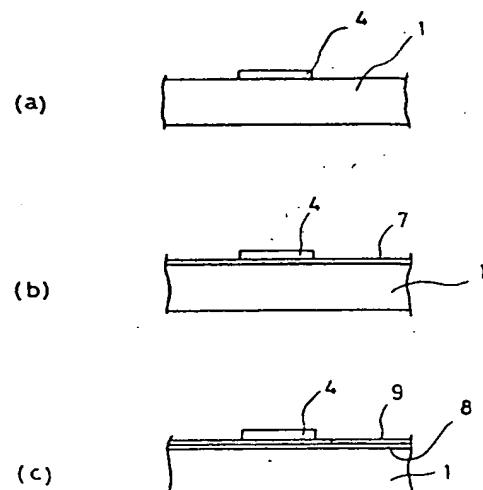


第2の実施例
第2図



ワイヤボンディング法
(超音波ボンディング法)
第4図

ワイヤボンディング法
(熱圧着法)
第3図



従来技術
第5図

PTO 04-5102

CY=JA DATE=19890904 KIND=A
PN=01-220839

SEMICONDUCTOR DEVICE
[Handoutai souchi]

Fujihira Mitsuaki, et al.

UNITED STATES PATENT AND TRADEMARK OFFICE
Washington, D.C. August 2004

Translated by: FLS, Inc.

PUBLICATION COUNTRY (19) : JP
DOCUMENT NUMBER (11) : 010220839
DOCUMENT KIND (12) : A [PUBLISHED UNEXAMINED APPLICATION]
PUBLICATION DATE (43) : 19890904
APPLICATION NUMBER (21) : 63046900
APPLICATION DATE (22) : 19880229
INTERNATIONAL CLASSIFICATION (51) : H 01 L 21/60
INVENTORS (72) : FUJIHIRA, MITSUAKI; OKAZAKI, NAOTO
APPLICANT (71) : SUMITOMO ELECTRIC INDUSTRIES, LTD.
TITLE (54) : SEMICONDUCTOR DEVICE
FOREIGN TITLE (54A) : HANDOUTAI SOUCHI

SPECIFICATION

1. Title of the Invention

SEMICONDUCTOR DEVICE

2. Claims

1. A semiconductor device comprised of a substrate made of a material that adheres well to a silicon oxide film (SiO_2) or a semiconductor device comprised of an epitaxial layer formed on said substrate

characterized by: forming a silicon oxide film on the substrate or epitaxial layer;

forming a silicon oxy-nitride (SiO_xN_y) film on said silicon oxide film;

and forming a bonding electrode that is made of a material that adheres well to a silicon nitride film (SiN) on said silicon oxy-nitride film.

2. A semiconductor device comprised of a substrate made of a material that adheres well to a silicon oxide film (SiO_2) or a semiconductor device comprised of an epitaxial layer formed on said substrate

characterized by: forming a silicon oxy-nitride film on said substrate or said epitaxial layer;

forming a silicon nitride film (SiN) on said silicon oxy-nitride film;

and forming a bonding electrode that is made of a material that adheres well to a silicon nitride film on said silicon nitride film.

3. Detailed Explanation of the Invention

[Field of Industrial Application]

This invention pertains to semiconductor devices comprised of substrates made up of materials that have high adhesion with silicon oxide films or to semiconductor devices comprised of epitaxial layers formed on said substrates.

[Related Art]

As methods for connecting an electrode of a chip and an electrode of a package, there are wire-bonding techniques. These wire-bonding techniques are divided into thermocompression techniques and ultrasonic techniques.

According to a thermocompression technique, as shown in Figure 3, the clean surfaces of both metal pieces are pressured so that they contact each other at a temperature lower than the melting point of the metal and become joined by means of the diffusion of metal without being melted. After the chip [1], package [2], or a metal wire [3] is heated to about 300°C, the metal wire [3] (Au wire) is pressured so that it contacts and is joined with an Al pad [4] of the chip [1] and an Au or Ag plating layer or a thick Au-Pd film that makes up an electrode pad [5] of the package.

According to an ultrasonic technique, as shown in Figure 4, ultrasonic vibration is transmitted to a metal wire [6] (Al wire) that will be connected, and the friction between the Al pad [4] on the chip [1] and the metal wire [6] removes the oxide film on the Al surface and connects the pad and the wire. After that, the frictional heat generated between the metal wire [6] and the bonding tool makes the connection even stronger. In this method, the Al wire is bonded at normal temperature, and therefore, there is no

thermal effect at the time of bonding unlike in the thermocompression technique. Moreover, since the connection is between Al and Al , no intermetallic compound, etc. that is low in strength will be generated. Therefore, it is a highly reliable connecting method.

In either method, a metal (Al) pad [4] is provided on the chip [1], which is comprised of a semiconductor, as an electrode for wire bonding, and metal wires, [3] and [6], are connected to this metal (Al) pad [4].

[Problems that the Invention is to Solve]

However, since a semiconductor and a metal generally have poor adhesiveness with each other, a thin film that has high adhesiveness with both of them must be disposed between them.

Figure 5 shows the structure of a conventional semiconductor device. (a) of the same figure shows a structure in which a metal pad [4] is provided directly onto a chip [1] comprised of a GaAs substrate. In this case, there are problems in that the stress applied during wire bonding may separate the boundary between the chip [1] and the metal pad [4] or may damage the chip [1] and separate the metal pad [4].

For this reason, in (b) of the same figure, a silicon oxide film (SiO_2) that adheres well to GaAs or a silicon nitride film (SiN) [7] that adheres well with metal is formed on the chip [1], and a metal pad [4] is formed on the film. However, when a silicon oxide film is utilized, an adhesion failure occurs between the silicon oxide film and metal, and when a silicon nitride film is utilized, an adhesion failure occurs between the silicon nitride film and GaAs. Therefore, boundary separation occurs.

In light of this, there is a structure in which, as shown in Figure 5(c), a two-layer structure consisting of a silicon oxide film [8] and a silicon nitride film [9] is formed on the chip [1] and in which a metal pad [4] is provided on the two-layer structure. In this case, although the boundary separation can be suppressed, the process becomes complex, and a large stress of the silicon nitride film [9] fluctuates the electric characteristics of the chip [1]. In this manner, due to boundary separation or complex processing, the conventional technique had shortcomings of poor reliability and production yields.

Therefore, the purpose of this invention is to improve reliability and production yields.

[Means for Solving the Problems]

In order to achieve the above purpose, this invention is a semiconductor device comprised of a substrate made of a material that adheres well to a silicon oxide film or is a semiconductor device comprised of an epitaxial layer formed on said substrate, and it is characterized by forming a silicon oxide film on the substrate or epitaxial layer, forming a silicon oxy-nitride (SiO_xN_y) film on the silicon oxide film, and forming a bonding electrode that is made of a material that adheres well with a silicon nitride film on the silicon oxy-nitride film.

Moreover, this invention is a semiconductor device comprised of a substrate made of a material that adheres well to a silicon oxide film or is a semiconductor device comprised of an epitaxial layer formed on said substrate, and it is characterized by forming a silicon oxy-nitride film on the substrate or epitaxial layer, forming a silicon nitride film on the silicon oxy-nitride film, and forming a bonding electrode that

is made of a material that adheres well to a silicon nitride film on the silicon nitride film.

[Operation of the Invention]

Due to the following structure of this invention, it is possible to prevent boundary separation between the chip and the metal pad.

[Working Examples]

In the following, semiconductor devices of working examples of this invention will be explained based on the attached drawings. In the explanation, the same reference numerals are assigned to identical components, and overlapping explanations will be omitted.

Figure 1 illustrates the semiconductor device of the first working example of this invention. The chip [10] is made of, for example, GaAs. This chip [10] has formed on it a material, such as a silicon oxide film (SiO_2) [8], that adheres well to the material (GaAs) making up the chip [10]. Moreover, this silicon oxide film [8] has formed on it a thin film [11] that consists of a material (SiO_xN_y) having intermediate properties between a silicon oxide film and silicon nitride film. On this thin film [11], an electrode pad [12] is provided. This electrode pad [12] only needs to be a conductive body and is not limited to metals. Since this thin film [11] has properties that are similar to those of a silicon nitride film, which adheres well to the material, such as metal, that makes up the electrode, boundary separation of the electrode pad [2] can be prevented. Therefore, it is possible to secure sufficiently strong adhesion with the chip [10] and also to prevent boundary separation from the electrode pad [12].

Figure 2 illustrates a semiconductor device that pertains to a second

working example of this invention. The chip [10] is made up of, for example, GaAs. This chip [10] has formed on it a thin film [11] that is made up of a material (SiO_xN_y) that has intermediate properties between a silicon oxide film and a silicon nitride film. Moreover, this thin film [11] has formed on it a silicon nitride film [9], which adheres well to the metal that makes up the electrode. On this silicon nitride film [9], an electrode pad [12] is provided. Since the above-described thin film [11] has properties that are similar to those of a silicon oxide film, which adheres well to the semiconductor (GaAs) that makes up the substrate, boundary separation from the chip [10] can be prevented. Therefore, it is possible to secure sufficiently strong adhesion with the chip [10] and also to prevent boundary separation of the electrode pad [12].

When utilizing SiO_xN_y with a GaAs substrate as in these working examples, the properties of the thin film can be made to be more similar to those of a SiO_2 film or a SiN film by varying the composition ratios of SiO_xN_y , and the strength of the adhesion can therefore be controlled even if the substrate material or electrode material is changed.

Although the material of the chip is a GaAs substrate in these working examples, it is not particularly limited to GaAs. The important thing is that the semiconductor device be structured by providing a material that has intermediate adhesion properties of the semiconductor that makes up the substrate and of the metal that makes up the electrode between the substrate and the electrode. Therefore, the substrate material may be silicon (Si), indium phosphorus (InP), etc. Even in such cases, sufficient adhesion strength can be secured by utilizing SiO_xN_y .

Moreover, equivalent effects can be obtained by instead providing

SiO_xN_y on an epitaxial layer (AlGaAs layer) grown on a substrate (GaAs).

Moreover, the bonding electrode is a single-layer metal in the explanations, but it is not limited to this. For example, it may be a multi-layer metal containing titanium (Ti), platinum (Pt), and gold (Au). In this case, Au is used for the wiring electrode, and Ti is utilized in order to strengthen the adhesion with SiO_xN_y . Pt is utilized to prevent reactions between Au and Ti. By using a Ti-Pt-Au multilayer wiring structure in this manner, electromigration becomes increased.

Other than the above-described materials, materials such as tungsten silicide may also be utilized.

[Effects of the Invention]

Due to the structure explained earlier, this invention can prevent boundary separation between the electrode and substrate and improve the reliabilities and production yields of the semiconductor devices.

In particular, by changing the composition ratios of the thin film (e.g. SiO_xN_y film), the strength of adhesion between each type of insulating film and the electrode can be controlled, and the degree of stress can also be controlled.

4. Brief Explanation of the Drawings

Figure 1 is a drawing showing the basic structure of the semiconductor device of the first working example of this invention. Figure 2 is a drawing showing the basic structure of the semiconductor device of the second working example of this invention. Figure 3 and Figure 4 are drawings for explaining wire bonding techniques. Figure 5 is a drawing showing the basic structure of a conventional technique.

[1], [10] = chip

[2] = package

[3], [6] = metal wire

[4] = Al pad

[5] = electrode pad

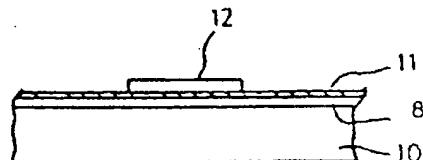
[7] = silicon oxide film or silicon nitride film

[8] = silicon oxide film

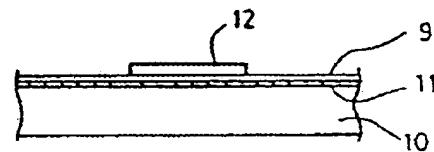
[9] = silicon nitride film

[11] = thin film

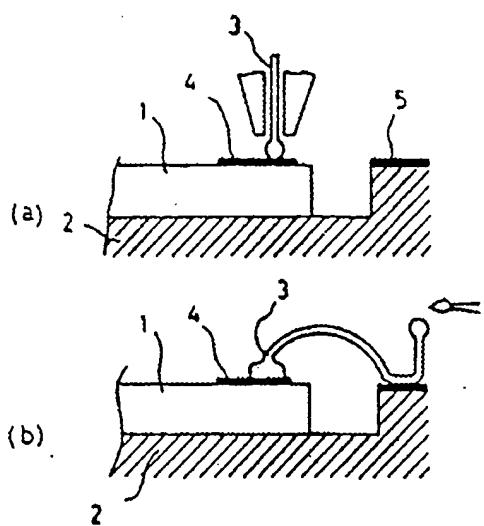
[12] = electrode pad



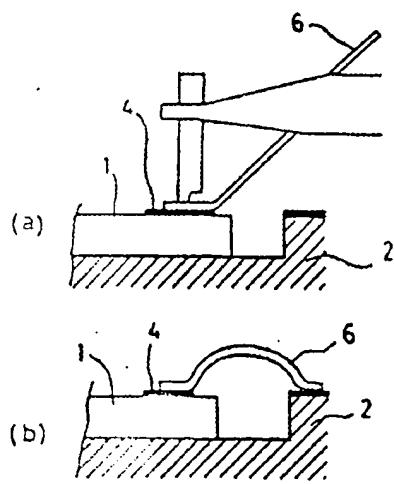
Semiconductor Device
(First Working Example)
Figure 1



(Second Working Example)
Figure 2



Wire Bonding Technique



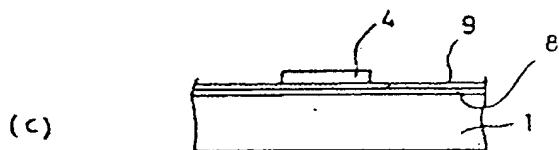
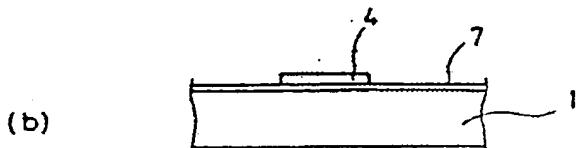
Wire Bonding Technique

(Thermocompression Method)

Figure 3

(Ultrasonic Bonding Method)

Figure 4



Conventional Technique

Figure 5